

SEMICONDUCTOR OPTICAL ELEMENT AND MANUFACTURING METHOD THEREFOR

Publication number: JP2003060311
Publication date: 2003-02-28
Inventor: IGA RYUZO; KONDO SUSUMU; OGASAWARA MATSUYUKI; KONDO YASUHIRO
Applicant: NIPPON TELEGRAPH & TELEPHONE
Classification:
 - **international:** H01S5/026; H01S5/227; H01S5/50; H01S5/20;
 H01S5/22; H01S5/00; (IPC1-7): H01S5/227; H01S5/50
 - **European:** H01S5/026F; H01S5/227
Application number: JP20010249852 20010821
Priority number(s): JP20010249852 20010821

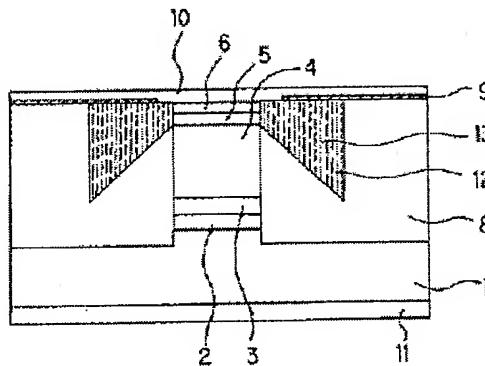
Also published as:

- EP1286435 (A2)
- US6990131 (B2)
- US2003067010 (A1)
- EP1286435 (A3)

[Report a data error here](#)

Abstract of JP2003060311

PROBLEM TO BE SOLVED: To obtain a high-performance embedded semiconductor optical element. **SOLUTION:** In this semiconductor optical element, a laminate composed at least of a first conductive clad layer 2, an active layer 3 or an active region composed of a light-guide layer, and a second conductive clad layer 4 is worked into a mesa stripe-like shape on a semiconductor substrate 1, having a first plane orientation (100) and both sides of the laminate are filled with ruthenium-doped semi-insulating semiconductor crystal layers 8. The concentration of electrically activated ruthenium, contained in ruthenium-doped semi-insulating semiconductor crystals which appear while the crystal layers 8, are grown and are grown on a crystal face having a second plane orientation (111), which is different from the first plane orientation (100) is made equal to or higher than that of electrically activated ruthenium required for sufficiently increasing the resistances of ruthenium-doped semi-insulating semiconductor crystals grown on a crystal face having the first plane orientation (100).



Data supplied from the esp@cenet database - Worldwide

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003-60311

(P2003-60311A)

(43)公開日 平成15年2月28日 (2003.2.28)

(51) Int.Cl. ⁷ H 01 S 5/50	識別記号 5/227 6 3 0	F I H 01 S 5/227 5/50	テマコード*(参考) 5 F 0 7 3 6 3 0
---	------------------------	--------------------------------	----------------------------------

審査請求 未請求 請求項の数2 O.L (全9頁)

(21)出願番号 特願2001-249852(P2001-249852)

(22)出願日 平成13年8月21日(2001.8.21)

(71)出願人 000004226
日本電信電話株式会社
東京都千代田区大手町二丁目3番1号

(72)発明者 伊賀 龍三
東京都千代田区大手町二丁目3番1号 日本電信電話株式会社内

(72)発明者 近藤 進
東京都千代田区大手町二丁目3番1号 日本電信電話株式会社内

(74)代理人 100078499
弁理士 光石 俊郎 (外2名)

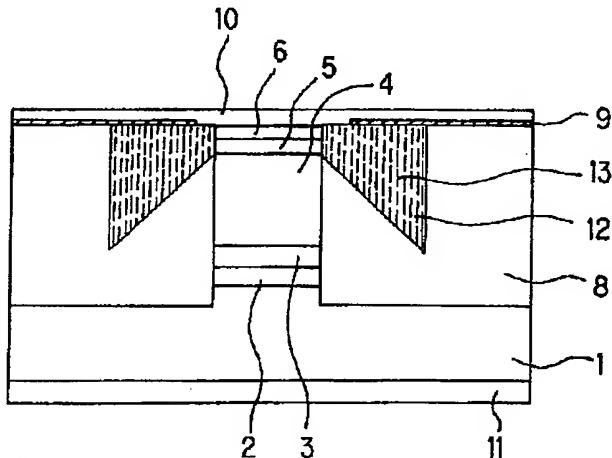
最終頁に続く

(54)【発明の名称】 半導体光素子及びその製造方法

(57)【要約】

【課題】 高性能な埋め込み型半導体素子を得ることにある。

【解決手段】 第1の面方位(100)をもつ半導体基板1上に、少なくとも第1の導電型のクラッド層2、活性層3或いは光ガイド層からなる活性領域、第2の導電性を有するクラッド層4からなる積層体がメサストライプ状に加工されており、該積層体の両側をルテニウムをドーピングした半絶縁性半導体結晶8で埋め込まれた埋め込み型半導体光素子において、該半絶縁性半導体結晶8を成長する間にあらわれ、かつ該第1の面方位(100)とは異なる第2の面方位(111)をもつ結晶面上に成長されてなるルテニウムをドーピングした半絶縁性半導体結晶中における電気的に活性化されたルテニウムの濃度が、該第1の面方位をもつ結晶面上に成長されてなるルテニウムをドーピングした半絶縁性半導体結晶が十分高抵抗になるために必要な電気的に活性化されたルテニウムの濃度と略等しいかそれ以上であることを特徴とする。



【特許請求の範囲】

【請求項1】 第1の面方位をもつ半導体基板上に、少なくとも第1の導電型のクラッド層、活性層或いは光ガイド層からなる活性領域、第2の導電性を有するクラッド層からなる積層体がメサストライプ状に加工されており、該積層体の両側をルテニウムをドーピングした半絶縁性半導体結晶で埋め込まれた埋め込み型半導体光素子において、該半絶縁性半導体結晶を成長する間にあらわれ、かつ該第1の面方位とは異なる第2の面方位をもつ結晶面上に成長されてなるルテニウムをドーピングした半絶縁性半導体結晶中における電気的に活性化されたルテニウムの濃度が、該第1の面方位をもつ結晶面上に成長されてなるルテニウムをドーピングした半絶縁性半導体結晶が十分高抵抗になるために必要な電気的に活性化されたルテニウムの濃度と略等しいかそれ以上であることを特徴とする半導体光素子。

【請求項2】 第1の面方位をもつ半導体基板上に、少なくとも第1の導電型のクラッド層、活性層或いは光ガイド層からなる活性領域、第2の導電性を有するクラッド層からなる積層体を形成する工程、該積層体をメサストライプ状に加工する工程、該積層体の両側をルテニウムをドーピングした半絶縁性半導体結晶で埋め込む工程からなる埋め込み型半導体光素子の製造方法において、該半絶縁性半導体結晶を成長する間にあらわれ、かつ該第1の面方位とは異なる第2の面方位をもつ結晶面上に成長されてなるルテニウムをドーピングした半絶縁性半導体結晶中における電気的に活性化されたルテニウムの濃度を、該半絶縁性半導体結晶を成長する際に流すルテニウム原料を増加させることにより、該第1の面方位をもつ結晶面上に成長されてなるルテニウムをドーピングした半絶縁性半導体結晶が十分高抵抗になるために必要な電気的に活性化されたルテニウムの濃度と略等しいかそれ以上とする工程を含むことを特徴とする半導体光素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、活性領域の両側を半絶縁性半導体結晶で埋め込んだ埋め込み型半導体光素子及びその製造方法に関するものである。

【0002】

【従来の技術】 半絶縁層を埋め込み層とする高抵抗埋め込み構造を半導体レーザや半導体光変調器などの半導体光素子に用いると、p-n埋め込み構造を用いた場合より、素子容量が小さく、より高速変調が可能となることから、大容量光伝送システムに不可欠となっている。高抵抗埋め込み層には、従来、鉄(Fe)をドーピングした半導体結晶が用いられている。ドーピングされたFeの中で、電気的に活性化されたFeが膜中の不純物からなるn型ドーパントのトラップとなり膜の高抵抗化が達成される。

【0003】 しかしながら、ドーパントの鉄(Fe)と素子のp型クラッド層とp型コンタクト層のドーパントである亜鉛(Zn)が埋め込み界面で相互拡散する問題があった。その結果、亜鉛が埋め込み層に拡散し素子特性の劣化、特に変調特性劣化の要因となっていた。このため、埋め込み層へのFeのドーピング濃度(膜中のFe原子の濃度)を、相互拡散が顕著になる濃度以下に制限していた。そのため、十分な高抵抗が得られないと云う問題もあった。

【0004】 また、特開平6-275911号公報に述べられているように、エピタキシャル成長で埋め込み層にFeをドープする場合、図4に示すように、Feを含む原料ガスを同じ量供給しても結晶の面方位によりドーピング濃度が異なっていた。これは、面方位により不純物が取り込まれる効率が異なるためである。図4は、種々の面方位の結晶面における電気的に活性化されたFeの飽和濃度と、Feの原料であるフェロセン(Cp₂Fe)を10scm流したときのFeの取り込み量(ドーピング濃度)及びノンドープ成長時の不純物濃度を示したものである。横軸は(100)面より[01-1]方向へのオフ角度を示し、主要面方位の位置を矢印で示す。縦軸は濃度をcm⁻³の単位で示す。

【0005】 (011)面から(100)面に向かうに従って、初め低下し、(111)B面付近において最小値をとった後、緩やかに増加している。フェロセン(Cp₂Fe)を10scm流したときのFeの取り込み量は、(011)面から(111)B面付近に向かって低下し、その後増加し、(311)B面付近で最大値をとった後、減少して(100)面に至る。また、ノンドープ時の不純物濃度は(011)面から(111)B面付近に向かってほぼリニアに増大し、その後、急激に減少して(211)B面及び(311)B面付近においてかなり低い値をとった後(100)面に向かって緩やかに増加している。図4から、埋込成長過程で(111)B面が形成された場合、電気的に活性化されたFeの濃度が不足し高抵抗の結晶が得られないことが分かる。

【0006】 メサストライプを埋め込む場合、図5に示すように、メサストライプの近傍では成長の途中で基板面方位とは異なる面方位を有するファセットが形成される(特開平6-275911号公報)。図5は、埋込成長における成長表面の変化を示すものである。図5に示すように、メサストライプ10aは[110]方向にのびている。このメサストライプ10aを有機金属気相エピタキシ(MOVPE)法で埋め込む場合には、メサストライプの側壁におけるその主たる成長表面は、(011)面から(111)B面を通り(100)面に向かう。この様な成長表面の変化を伴う埋込成長において、Fe原料のフェロセンの流量を一定のまま成長すれば、(111)B面が形成された後では、(111)B面が形成される前に比べFeの取り込みが著しく低下し、同

時に高抵抗化を妨げるFe以外の不純物濃度は逆に増加する。

【0007】そのため、(111)B面が形成された以降に成長した部分の抵抗率が低下し、十分な高抵抗層が出来ない。これを改善するためにFeのドーピング量を増加すると、(111)B面が形成される以前に成長した部分のFeのドーピング濃度が増加し、相互拡散が増長される。この様な状況が発生するため、Feのドーピング濃度には上限があった。つまり、(100)面への成長で高抵抗が得られるまでのFeドーピング濃度まではドーピングするが、(100)面に比べドーピング効率の低い(111)B面への成長では十分な高抵抗が得られていなかった。この様に、従来の技術においては十分な高抵抗層が得られないと云う問題があった。

【0008】最近、ルテニウム(元素記号:Ru)をドーピングした半絶縁性半導体結晶ではZnとほとんど相互拡散をおこさないことが見いだされ、Ruをドーパントとした高抵抗埋め込み層を用いた半導体レーザ作製の報告がなされた("A. Dadger et.al, Applied Physics Letters 73, N0.26 pp3878-3880 (1998)" "A. van Geelene t. al, 11th International Conference on Indium Phosphide and Related materials TuB 1-2 (1999)")。しかし、Ruドーピング濃度と面方位、或いは素子特性との関連については検討されていない。

【0009】

【発明が解決しようとする課題】十分な素子特性を得るためにには、最適な高抵抗埋め込み層の形成が必須である。そのためには、例えば基板の面方位である(100)面上に成長された平坦な埋め込み層領域が高抵抗化されると同時に埋め込まれる素子のメサ脇の近傍における埋め込み層が十分に高抵抗化されていなければならぬ。

【0010】しかしながら、メサ脇の埋め込み成長では、(100)面上の成長とは、異なった面方位(典型的には(111)B面方位)の成長モードが発生するため、(100)面上に成長した半導体結晶のみを高抵抗化するRuのドーピング条件を用いた成長方法では、メサ脇の埋め込み層を十分高抵抗化することはできず、十分な素子特性が得られなかった。従って、十分な素子特性が得られる高抵抗埋め込み層のRuのドーピング条件を用いた成長方法が必要とされていた。

【0011】

【課題を解決するための手段】前記目的のための本発明の半導体光素子は、第1の面方位をもつ半導体基板上に、少なくとも第1の導電型のクラッド層、活性層或いは光ガイド層からなる活性領域、第2の導電性を有するクラッド層からなる積層体がメサストライプ状に加工されており、該積層体の両側をルテニウムをドーピングした半絶縁性半導体結晶で埋め込まれた埋め込み型半導体光素子において、該半絶縁性半導体結晶を成長する間に

あらわれ、かつ該第1の面方位とは異なる第2の面方位をもつ結晶面上に成長されてなるルテニウムをドーピングした半絶縁性半導体結晶中における電気的に活性化されたルテニウムの濃度が、該第1の面方位をもつ結晶面上に成長されてなるルテニウムをドーピングした半絶縁性半導体結晶が十分高抵抗になるために必要な電気的に活性化されたルテニウムの濃度と略等しいかそれ以上であることを特徴とする。

【0012】前記目的のための本発明の半導体光素子の製造方法は、第1の面方位をもつ半導体基板上に、少なくとも第1の導電型のクラッド層、活性層或いは光ガイド層からなる活性領域、第2の導電性を有するクラッド層からなる積層体を形成する工程、該積層体をメサストライプ状に加工する工程、該積層体の両側をルテニウムをドーピングした半絶縁性半導体結晶で埋め込む工程からなる埋め込み型半導体光素子の製造方法において、該半絶縁性半導体結晶を成長する間にあらわれ、かつ該第1の面方位とは異なる第2の面方位をもつ結晶面上に成長されてなるルテニウムをドーピングした半絶縁性半導体結晶中における電気的に活性化されたルテニウムの濃度を、該半絶縁性半導体結晶を成長する際に流すルテニウム原料を増加させることにより、該第1の面方位をもつ結晶面上に成長されてなるルテニウムをドーピングした半絶縁性半導体結晶が十分高抵抗になるために必要な電気的に活性化されたルテニウムの濃度と略等しいかそれ以上とする工程を含むことを特徴とする。通常、結晶中にドーピングされたルテニウムの内、電気的に活性化する活性化率は(100)面上の半導体結晶で約5%である。

【0013】【作用】従来の技術では、鉄をドーピングする場合、(100)面方位(第1の面方位に相当)をもつ結晶面上に成長した半導体結晶のみを高抵抗化するドーピング条件を用いて埋め込み層が形成されていた。しかし、埋め込み層を成長する途中で(111)B面方位(第2の面方位に相当)をもつファセットがあらわれるため、メサ脇の埋め込み層への鉄のドーピングが十分行われなかつた。

【0014】そのため、メサ脇の埋め込み層が十分高抵抗化されず、十分な素子特性が得られなかつた。それに對し本発明は、第2の面方位をもつ結晶面上の成長における電気的に活性化されたルテニウムの濃度を、第1の面方位をもつ結晶面上に成長された結晶が十分高抵抗化される電気的に活性化されたルテニウム濃度と略等しいかそれ以上とするため、メサ脇の埋め込み層が十分高抵抗化されることになる。当然、第2の面方位をもつファセットが形成されるまでの間は、従来よりも高濃度のルテニウムがドーピングされることになる。しかし、ルテニウムは亜鉛との相互拡散をほとんど起こないので、従来、鉄ドープの埋め込み層で起つて問題は起らない。

【0015】この様に、従来よりも高濃度にドーピングできるのは、半絶縁化するための不純物を従来の鉄からルテニウムに替えたからである。更に、埋め込み成長中にあらわれるファセットとルテニウムドーピング量との関係に着目してルテニウムドーピング量を限定したため、メサ脇の埋め込み層を十分高抵抗化する事が出来るのである。従来、ルテニウムをドーピングした半絶縁性半導体結晶で埋め込まれた半導体レーザは公知であったが、埋め込み成長中にあらわれるファセットとルテニウムドーピング量との関係については何ら考慮されていなかった。

【0016】

【発明の実施の形態】以下、実施例を用いて説明する。
〔実施例1〕本発明の第1の実施例の構造を図1に示す。図1は、MQWを活性層にした半導体レーザの断面である。即ち、面方位(100)のn型InP基板1上に、層厚0.2μmのSeドープn型InPクラッド層2、層厚0.15μmの発光波長1.55μmのノンドープInGaAsP/InGaAsP歪MQW(多重量子井戸)活性層3、層厚1.5μmのZnドープp型InPクラッド層4、層厚0.2μmのZnドープp型インジウムガリウム砒素燐(InGaAsP)(バンドギャップ波長1.3μm)コンタクト層5、層厚0.3μmのZnドープp型インジウムガリウムヒ素(InGaAs)コンタクト層6の順に積層した。ここで、活性層以外の化合物半導体は特に断らない限り、InP基板に格子整合する組成である。

【0017】幅2μmで高さ3μm程度のメサストライプを形成した。メサストライプの両側をRuをドーピングしたインジウムリン(InP)層8で埋め込まれている。また、RuドープInP層8の中に示している点線12は、RuドープInP層8を成長している途中にあらわれる(111)ファセットを表している。そして、ハッチングの部分13は、他の部分よりもRuドーピング濃度の低い部分を表している。

【0018】即ち、RuドープInP層8を成長している途中で(111)ファセットが形成されたため、そのファセット上での成長では、他の部分に比べRuの取り込み効率が低くなるため、Ruドーピング濃度が低くなっているのである。また、前述したように、(111)面上の結晶の不純物濃度は(100)面上より増加している。ここで、従来の埋め込み型半導体光素子との相違について説明する。従来との相違は、図1のハッチング部分13におけるRuドーピング濃度を増加させ、この部分が十分高抵抗化されるに必要な電気的に活性化されたRu濃度まで増加した点である。具体的には、埋め込み層を成長する際に流すRu原料を増加させ、ハッチング部分13に取り込まれるRuドーピング量を増加せしめたのである。

【0019】この様にして、(100)面上に成長した

際に十分高抵抗化されるに必要な電気的に活性化されたRu濃度と略等しいかそれ以上のRuを、ハッチング部分13にドーピングした。当然、ハッチング部分13以外では、ハッチング部分13にドーピングされた量以上のRuがドーピングされていることになる。次に具体的な効果について説明する。埋め込み層中のRuドーピング濃度を、 $1.5 \times 10^{18} \text{ cm}^{-3}$, $2 \times 10^{18} \text{ cm}^{-3}$, $3 \times 10^{18} \text{ cm}^{-3}$ の3種類となる素子を作製し、その特性を比較した。ここでRuのドーピング濃度とは(100)基板上に半導体結晶を成長した場合にRuの原子濃度が $1.5 \times 10^{18} \text{ cm}^{-3}$, $2 \times 10^{18} \text{ cm}^{-3}$, $3 \times 10^{18} \text{ cm}^{-3}$ となる事を意味する。

【0020】(100)面上でのRuの活性化率は約5%であるので、(100)面上での電気的に活性化したRu濃度は、Ruのドーピング濃度が $1 \times 10^{18} \text{ cm}^{-3}$ の場合で $5 \times 10^{16} \text{ cm}^{-3}$ となる。3種類の素子とともに抵抗率は約 $10^8 \Omega \text{ cm}$ 以上であった。チップ化し作製した直接変調用半導体レーザの小信号変調特性は、3dB帯域で、(100)InP基板上成長のRuドーピング条件が $1.5 \times 10^{18} \text{ cm}^{-3}$ の場合は約8GHz, $2 \times 10^{18} \text{ cm}^{-3}$ の場合は約15GHz, $3 \times 10^{18} \text{ cm}^{-3}$ の場合は約1.5GHzであった。

【0021】発振閾値は、Ruドーピング条件が $1.5 \times 10^{18} \text{ cm}^{-3}$ の場合は約20mA, $2 \times 10^{18} \text{ cm}^{-3}$ の場合は約10mA, $3 \times 10^{18} \text{ cm}^{-3}$ の場合は約10mAで、光出力効率は、Ruドーピング条件が $1.5 \times 10^{18} \text{ cm}^{-3}$ の場合は約20%, $2 \times 10^{18} \text{ cm}^{-3}$ の場合は約35%, $3 \times 10^{18} \text{ cm}^{-3}$ の場合は約35%であった。従って、 $2 \times 10^{18} \text{ cm}^{-3}$ 以上で十分な変調特性、光出力特性が得られた。これは、Ruドーピング量が $2 \times 10^{18} \text{ cm}^{-3}$ 以上の場合に、図1のハッチング部分13にドーピングされた電気的に活性化したRu濃度がその部分を十分高抵抗化するだけの濃度になったことを意味する。

【0022】本実施例に係る半導体レーザの製造方法を図2を参照して説明する。図2(a)に示すように面方位(100)のn型InP基板1上有機金属気相成長法(MOVPE)法により層厚0.2μmのSeをドーパントとするn型InPクラッド層2、層厚0.15μmの発光波長1.55μmのノンドープInGaAsP/InGaAsP歪MQW(多重量子井戸)活性層3、層厚1.5μmのZnをドーパントとするp型InPクラッド層4、層厚0.2μmのZnをドーパントとするp型インジウムガリウム砒素燐(InGaAsP)(バンドギャップ波長1.3μm)コンタクト層5、層厚0.3μmのZnをドーパントとするp型インジウムガリウムヒ素(InGaAs)コンタクト層6の順に成長した。

【0023】活性層以外の化合物半導体は特に断らない限り、InP基板に格子整合する組成である。次に図2(b)に示すように、SiO₂をマスクとしてRIE

(反応性イオンエッティング)により、幅 $2\mu\text{m}$ で高さ $3\mu\text{m}$ 程度のメサストライプを形成した。次に図2(c)に示すように、メサストライプを形成した基板上に、MOVPE法により、Ruをドーピングしながらインジウムリーン(InP)層8(層厚 $3\mu\text{m}$)を成長させた。Ruの原料としてビスジメチルペンタディエニルルテニウムbis(η-5,2,4-dimethylpentadienyl)ruthenium(II)を用いた。

【0024】埋め込み層成長中のRuのドーピング条件は、(111)ファセット面上に成長されるRuドープInPにおける電気的に活性化されたRu濃度が、(100)結晶面上に成長されるRuドープInPが十分高抵抗になる電気的に活性化されたRu濃度と略等しいかそれ以上となるようにする。実際は、(100)基板上に半導体結晶を成長した場合にRuのドーピング濃度が $1.5 \times 10^{18} \text{ cm}^{-3}$, $2 \times 10^{18} \text{ cm}^{-3}$, $3 \times 10^{18} \text{ cm}^{-3}$ となる3種類の高抵抗埋め込み条件を用いて、埋め込み成長を行った。この後、図2(d)に示すように、 SiO_2 マスクを除去し、p型電極10、基板側にn型電極11を形成した。

【0025】メサ脇から離れた平坦領域の埋め込み層はRuのドーピング条件が異なる3種類の素子との抵抗率は約 $10^8 \Omega \text{ cm}$ 以上であった。チップ化し作製した直接変調用半導体レーザの小信号変調特性は、3dB帯域で、(100)InP基板上成長のRuドーピング条件が $1.5 \times 10^{18} \text{ cm}^{-3}$ の場合は約8GHz, $2 \times 10^{18} \text{ cm}^{-3}$ の場合は約15GHz, $3 \times 10^{18} \text{ cm}^{-3}$ の場合は約15GHzであった。発振閾値は、Ruドーピング条件が $1.5 \times 10^{18} \text{ cm}^{-3}$ の場合は約20mA, $2 \times 10^{18} \text{ cm}^{-3}$ の場合は約10mAで、光出力効率は、Ruドーピング条件が $1.5 \times 10^{18} \text{ cm}^{-3}$ の場合は約20%, $2 \times 10^{18} \text{ cm}^{-3}$ の場合は約35%、 $3 \times 10^{18} \text{ cm}^{-3}$ の場合は約35%であった。

【0026】従って、 $2 \times 10^{18} \text{ cm}^{-3}$ 以上で十分な変調特性、光出力特性が得られた。これは、(100)面上におけるRuドーピング濃度が $2 \times 10^{18} \text{ cm}^{-3}$ 以上で、(111)ファセット面上に成長されるRuドープInP中における電気的に活性化されたRu濃度が、(100)結晶面上に成長されるRuドープInPが十分高抵抗になるために必要な電気的に活性化されたRu濃度と略等しいかそれ以上となったことを意味する。

【0027】〔実施例2〕本実施例は、多重量子井戸層にInGaAsP/InGaAsPを用いた電界吸収型光変調器に関するものである。素子の構造は実施例1とほぼ同じなので、図2を用いて説明する。先ず、図2(a)に示すように、面方位(100)のn型InP基板1上に有機金属気相成長法(MOVPE)法により層厚 $0.2\mu\text{m}$ のSeをドーパントとするn型InPクラッド層2、層厚 $0.15\mu\text{m}$ のノンドープInGaAsP/InGaAs

P歪MQW(多重量子井戸)層3、層厚 $1.5\mu\text{m}$ のznをドーパントとするP型InPクラッド層4、層厚 $0.2\mu\text{m}$ のZnをドーパントとするp型インジウムガリウム砒素鱗(InGaAsP)(バンドギャップ波長 $1.3\mu\text{m}$)コンタクト層5、層厚 $0.3\mu\text{m}$ のZnをドーパントとするp型インジウムガリウムヒ素(InGaAs)コンタクト層6の順に成長した。

【0028】活性層以外の化合物半導体は特に断らない限り、InP基板に格子整合する組成である。次に、図2(b)に示すように、 SiO_2 マスクとしてRIE(反応性イオンエッティング)により、幅 $2\mu\text{m}$ で高さ $3\mu\text{m}$ 程度のメサストライプを形成した。引き続き、図2(c)に示すように、メサストライプ基板上に、MOVPE法により、Ruをドーピングしながらインジウムリーン(InP)層8(層厚 $3\mu\text{m}$)をMOVPE成長させた。Ruの原料としてビスジメチルペンタディエニルルテニウムbis(η-5,2,4-dimethylpentadienyl)ruthenium(II)を用いた。

【0029】埋め込み層成長中のRuのドーピング条件は、(111)ファセット面上に成長されるRuドープInPにおける電気的に活性化されたRu濃度が、(100)結晶面上に成長されるRuドープInPが十分高抵抗になる電気的に活性化されたRu濃度と略等しいかそれ以上となるようにする。実際は、(100)基板上に半導体結晶を成長した場合にRuのドーピング濃度が $1.5 \times 10^{18} \text{ cm}^{-3}$, $2 \times 10^{18} \text{ cm}^{-3}$, $3 \times 10^{18} \text{ cm}^{-3}$ となる3種類の高抵抗埋め込み条件を用いて、埋め込み成長を行った。この後、図2(d)に示すように、 SiO_2 マスクを除去し、p型電極10、基板側にn型電極11を形成した。

【0030】メサ脇から離れたプレーナ領域の埋め込み層はRuのドーピング条件が異なる3種類の素子との抵抗率は約 $10^8 \Omega \text{ cm}$ 以上であった。チップ化し作製した外部光変調器の小信号変調特性は、3dB帯域で、(100)InP基板上成長のRuドーピング条件が $1.5 \times 10^{18} \text{ cm}^{-3}$ の場合は約10GHz, $2 \times 10^{18} \text{ cm}^{-3}$ の場合は約20GHz, $3 \times 10^{18} \text{ cm}^{-3}$ の場合は約20GHzであった。従って、 $2 \times 10^{18} \text{ cm}^{-3}$ 以上で十分な変調特性が得られた。これは、(100)面上におけるRuドーピング濃度が $2 \times 10^{18} \text{ cm}^{-3}$ 以上で、(111)ファセット面上に成長されるRuドープInP中における電気的に活性化されたRu濃度が、(100)結晶面上に成長されるRuドープInPが十分高抵抗になるために必要な電気的に活性化されたRu濃度と略等しいかそれ以上となったことを意味する。

【0031】〔実施例3〕本実施例は、多重量子井戸層にInGaAlAs/InAlAsを持つ電界吸収型光変調器に関するものである。素子の構造は実施例1とほぼ同じなので、図2を用いて説明する。先ず、図2(a)に示すように、面方位(100)のn型InP基板1上有

機金属気相成長法(MOVPE)法により層厚0.2μmのSeをドーパントとするn型InPクラッド層2、層厚0.15μmのノンドープInGaAlAs/InAlAs歪MQW(多重量子井戸)層3、層厚1.5μmのZnをドーパントとするp型InPクラッド層4、層厚0.2μmのZnをドーパントとするp型インジウムガリウム砒素焼(InGaAsP)(バンドギャップ波長1.3μm)コンタクト層5、層厚0.3μmのZnをドーパントとするp型インジウムガリウムヒ素(InGaAs)コンタクト層6の順に成長した。

【0032】活性層以外の化合物半導体は特に断らない限り、InP基板に格子整合する組成である。次に、図2(b)に示すように、SiO₂をマスクとしてRIE(反応性イオンエッティング)により、幅2μmで高さ3μm程度のメサストライプを形成した。次に、図2(c)に示すように、メサストライプ基板上に、MOVPE法により、Ruをドーピングしながらインジウムリン(InP)層8(層厚3μm)をMOVPE成長させた。Ruの原料としてビスジメチルペニタディエニルルテニウムbis(η-5,2,4-dimethylpentadienyl)ruthenium(II)を用いた。埋め込み層成長中のRuのドーピング条件は、(111)ファセット面上に成長されるRuドープInPにおける電気的に活性化されたRu濃度が、(100)結晶面上に成長されるRuドープInPが十分高抵抗になる電気的に活性化されたRu濃度と略等しいかそれ以上となるようにする。

【0033】実際は、(100)基板上に半導体結晶を成長した場合にRuのドーピング濃度が $1.5 \times 10^{18} \text{ cm}^{-3}$, $2 \times 10^{18} \text{ cm}^{-3}$, $3 \times 10^{18} \text{ cm}^{-3}$ となる3種類の高抵抗埋め込み条件を用いて、埋め込み成長を行った。この後、図2(d)に示すように、SiO₂マスクを除去し、p型電極10、基板側にn型電極11を形成した。メサ脇から離れたプレーナ領域の埋め込み層はRuのドーピング条件が異なる3種類の素子との抵抗率は約 $10^8 \Omega \text{ cm}$ 以上であった。

【0034】チップ化し作製した外部光変調器の小信号変調特性は、3dB帯域で、(100)InP基板上成長のRuドーピング条件が $1.5 \times 10^{18} \text{ cm}^{-3}$ の場合は約8GHz, $2 \times 10^{18} \text{ cm}^{-3}$ の場合は約16GHz, $3 \times 10^{18} \text{ cm}^{-3}$ の場合は約16GHzであった。従って、 $2 \times 10^{18} \text{ cm}^{-3}$ 以上で十分な変調特性が得られた。これは、(100)面上におけるRuドーピング濃度が $2 \times 10^{18} \text{ cm}^{-3}$ 以上で、(111)ファセット面上に成長されるRuドープInPにおける電気的に活性化されたRu濃度が、(100)結晶面上に成長されるRuドープInPが十分高抵抗になるために必要な電気的に活性化されたRu濃度と略等しいかそれ以上となつたことを意味する。

【0035】[実施例4]本発明の第4の実施例の構造を図3に示す。先ず、図3(a)に示すように面方位

(100)のn型InP基板21上有機金属気相成長法(MOVPE)法により層厚0.2μmのSeをドーパントとするn型InPクラッド層22、層厚0.15μmの発光波長1.55μmのノンドープInGaAsP/InGaAsP歪MQW(多重量子井戸)活性層23、層厚0.3μmのZnをドーパントとするp型InPクラッド層24を順に成長した。

【0036】次に、図3(b)に示すように、SiO₂をマスク25としてRIE(反応性イオンエッティング)により、幅2μmで高さ1.5μm程度のメサストライプを形成した。引き続き、図3(c)に示すように、メサストライプ基板上に、MOVPE法により、Ruをドーピングしながらインジウムリン(InP)層26(層厚3μm)をMOVPE成長させた。Ruの原料としてビスジメチルペニタディエニルルテニウムbis(η-5,2,4-dimethylpentadienyl)ruthenium(II)を用いた。

【0037】埋め込み層成長中のRuのドーピング条件は、(111)ファセット面上に成長されるRuドープInPにおける電気的に活性化されたRu濃度が、(100)結晶面上に成長されるRuドープInPが十分高抵抗になる電気的に活性化されたRu濃度と略等しいかそれ以上となるようになる。実際は、(100)基板上に半導体結晶を成長した場合にRuのドーピング濃度が $1.5 \times 10^{18} \text{ cm}^{-3}$, $2 \times 10^{18} \text{ cm}^{-3}$, $3 \times 10^{18} \text{ cm}^{-3}$ となる3種類の高抵抗埋め込み条件を用いて、埋め込み成長を行った。

【0038】更に、図3(c)に示すように、層厚0.3μmのZnをドーパントとするn型InP埋め込み層27を成長した。そして、図3(d)に示すように、マスクであるSiO₂25を除去し、層厚2μmのZnをドーパントとするp型InPクラッド層28、層厚0.2μmのZnをドーパントとするp型インジウムガリウム砒素焼(InGaAsP)(バンドギャップ波長1.3μm)コンタクト層29、層厚0.3μmのZnをドーパントとするp型インジウムガリウムヒ素(InGaAs)コンタクト層30の順に成長した。

【0039】活性層以外の化合物半導体は特に断らない限り、InP基板に格子整合する組成である。この後、図3(d)に示すように、p型電極32、基板側にn型電極33を形成した。メサ脇から離れた平坦領域の埋め込み層はRuのドーピング条件が異なる3種類の素子との抵抗率は約 $10^8 \Omega \text{ cm}$ 以上であった。チップ化し作製した直接変調用半導体レーザの小信号変調特性は、3dB帯域で、(100)InP基板上成長のRuドーピング条件が $1.5 \times 10^{18} \text{ cm}^{-3}$ の場合は約6GHz, $2 \times 10^{18} \text{ cm}^{-3}$ の場合は約12GHz, $3 \times 10^{18} \text{ cm}^{-3}$ の場合は約12GHzであった。

【0040】発振閾値は、Ruドーピング条件が $1.5 \times 10^{18} \text{ cm}^{-3}$ の場合は約15mA, $2 \times 10^{18} \text{ cm}^{-3}$ の場合は約9mA, $3 \times 10^{18} \text{ cm}^{-3}$ の場合は約9mA

で、光出力効率は、Ru添加条件が $1.5 \times 10^{18} \text{ cm}^{-3}$ の場合は約27%、 $2 \times 10^{18} \text{ cm}^{-3}$ の場合は約37%、 $3 \times 10^{18} \text{ cm}^{-3}$ の場合は約37%であった。従って、 $2 \times 10^{18} \text{ cm}^{-3}$ 以上で十分な変調特性、光出力特性が得られた。これは、(100)面上におけるRuドーピング濃度が $2 \times 10^{18} \text{ cm}^{-3}$ 以上で、(111)ファセット面上に成長されるRuドープInP中における電気的に活性化されたRu濃度が、(100)結晶面上に成長されるRuドープInPが十分高抵抗になるために必要な電気的に活性化されたRu濃度と略等しいかそれ以上となったことを意味する。

【0041】以上の実施例では、埋め込み層としてInP結晶を用いているが、InGaAlAs, InAlAs, InGaAsPといったInPに格子整合する材料系に有効であること、また多重量子井戸層にInGaAsP, InGaAlAs, InAlAsのMQW層を取り扱っているが、InP-InGaAsP-GaAs系、InAlAs, InGaAlAs, InGaAs系をはじめとするInPを基板とするすべての系におけるバルク層、多重量子井戸層等の構造に有効であることはいうまでもない。また、p型不純物としてZn, n型不純物としてSeを取り上げているが、これらと同じ導電形を持つ他の添加物を用いても本発明は同様な効果を実現できる。

【0042】そして、実施例では、半導体レーザ、光変調器について述べたが、半導体アンプ、フォトダイオード等の他の半導体素子や、単体素子だけでなく、半導体レーザに光変調器を集積した素子、半導体アンプと光変調器を集積した素子等の集積素子に有効であることは言うまでもない。このように説明したように、本発明は埋め込み型半導体光素子の高性能化に関するものであり、ルテニウムをドーパントとする埋め込み半絶縁層の面方位が1方向でない場合のドーピング濃度を制御する点に特徴があり、これにより、メサ脇の埋め込み層を高抵抗化することが可能となる。

【0043】

【発明の効果】以上、実施例に基づいて詳細に説明したように、本発明によれば、埋め込み層を成長している途中にあらわれる第2の面方位をもつ結晶面上に成長されてなるRuをドーピングした半絶縁性半導体結晶中における電気的に活性化されたRuの濃度が、該第1の面方位をもつ結晶面上に成長されてなるRuをドーピングした半絶縁性半導体結晶が十分高抵抗になるために必要な

電気的に活性化されたRuの濃度と略等しいかそれ以上とするため、メサ脇の埋め込み層が十分高抵抗化されることになる。そのため、高性能な埋め込み型半導体素子が得られるという顕著な効果を奏する。

【図面の簡単な説明】

【図1】本発明の第1の実施例に係る半導体光素子の構成図である。

【図2】図2(a)～(d)は本発明の第1の実施例に係る半導体光素子の製造方法を示す工程図である。

【図3】図3(a)～(d)は本発明の第4の実施例に係る半導体光素子の製造方法を示す工程図である。

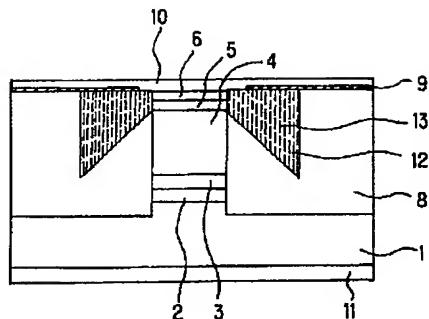
【図4】Feドーピングの面方位依存性を示すグラフである。

【図5】埋込成長における成長面の変化を示す説明図である。

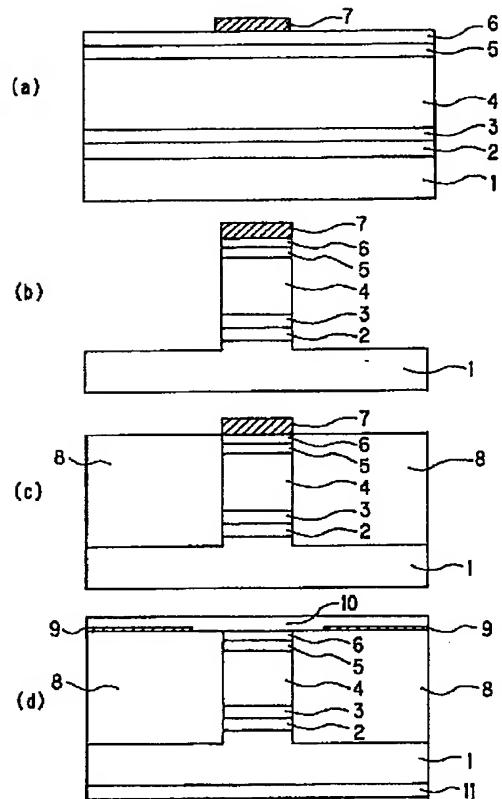
【符号の説明】

- 1 n型InP基板
- 2 n型InPクラッド層
- 3 MQW層
- 4 p型InPクラッド層
- 5 p型InGaAsPコンタクト層
- 6 p型InGaAsコンタクト層
- 7 SiO₂マスク
- 8 Ruドープ埋め込み層
- 9 SiO₂マスク
- 10 p型電極
- 10a メастライプ
- 11 n型電極
- 21 n型InP基板
- 22 n型InPクラッド層
- 23 MQW層
- 24 p型InPクラッド層
- 25 SiO₂マスク
- 26 Ruドープ埋め込み層
- 27 n型InP埋め込み層
- 28 p型InPクラッド層
- 29 p型InGaAsPコンタクト層
- 30 p型InGaAsコンタクト層
- 31 SiO₂マスク
- 32 p型電極
- 33 n型電極

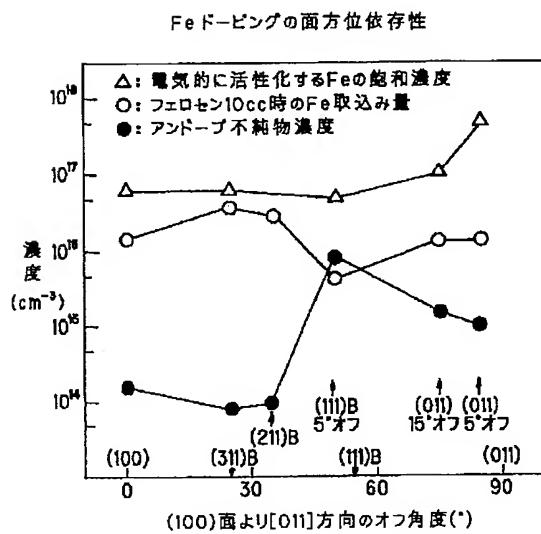
【図1】



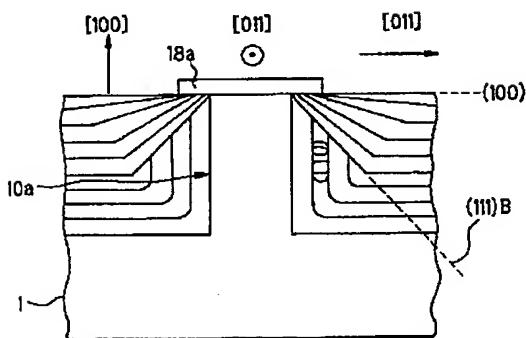
【図2】



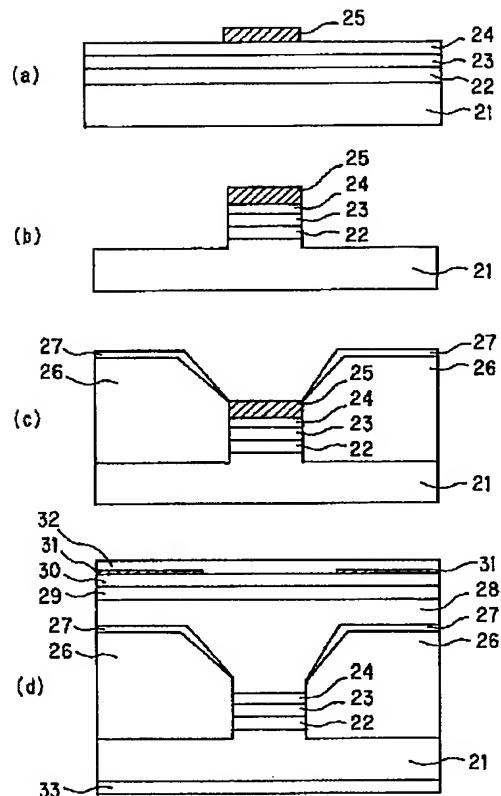
【図4】



【図5】



【図3】



フロントページの続き

(72)発明者 小笠原 松幸
東京都千代田区大手町二丁目3番1号 日
本電信電話株式会社内

(72)発明者 近藤 康洋
東京都千代田区大手町二丁目3番1号 日
本電信電話株式会社内
Fターム(参考) 5F073 AA22 AA74 CA12 CA15 CB11
CB19 DA05 DA25 DA35 EA23